



Politechnika
Śląska

POLITECHNIKA ŚLĄSKA Wydział Transportu i Inżynierii Lotniczej

KARTA SPECJALIZACJI Wideodetektor pojazdów i zdarzeń drogowych

Poziom gotowości
technologicznej

TRL 9

w skali 1-9

Opis technologii

Urządzenie na podstawie analizy treści sekwencji obrazów z kamery wykrywa obecność pojazdów w ustalonych polach detekcji. Rozwiązanie zastępuje tzw. pętle indukcyjne wbudowywane w jezdnię. Konstrukcja oparta jest na układzie FPGA (programowalny układ logiczny) nie stosowanym w rozwiązaniach dostępnych na rynku. Zastosowanie FPGA w miejsce tradycyjnych procesorowych układów przetwarzających pozwala uzyskać znaczne polepszenie niezawodności działania i zmniejszenie kosztów wytwarzania i utrzymania w ruchu. Sprawną implementację algorytmów przetwarzania uzyskano dzięki technologii konwersji algorytmów na strumień szeregowo wykonywanych zadań przez specjalizowane bloki logiczne w układzie FPGA.

Zastosowanie

Zastosowanie uniwersalnej platformy sprzętowej umożliwia redukcję kosztów rozwoju urządzeń wideo detekcji. Uzyskanie nowej funkcjonalności urządzenia polega na wymianie konfiguracji zapisanej w pamięci flash, bez konieczności modyfikacji platformy.

Dane kontaktowe

Wydział Transportu i Inżynierii Lotniczej
dr hab. inż. Wiesław Pamuła, prof. PŚ
e-mail: wieslaw.pamula@polsl.pl
tel.: +48 32 603 4336

Zalety technologii

- bardzo wysoka wydajność przetwarzania bez użycia złożonego procesorowego układu przetwarzającego,
- elastyczność konstrukcji pozwalająca na zmianę funkcji urządzenia przez wymianę firmware - można uzyskać: rejestrator zdarzeń, klasyfikator pojazdów,
- mała złożoność układowa konstrukcji,
- duża niezawodność działania,
- potencjał opracowanej technologii konwersji algorytmów przetwarzania może być wykorzystany do opracowania konstrukcji wbudowanych układów monitorowania wizyjnego.



Status własności intelektualnej

Zgłoszenie patentowe nr P.426410
z dnia 23.07.2018



CENTRUM INKUBACJI I TRANSFERU TECHNOLOGII
POLITECHNIKI ŚLĄSKIEJ
ul. Stefana Banacha 7
44-100 Gliwice

www.citt.polsl.pl
E: biznes@polsl.pl
T: +48 32 400 34 00
FB / CITTPolSI

Technology description

The device, based on the analysis of the content of the camera image sequence, detects the presence of vehicles in fixed detection fields. The solution replaces the loop detectors built into the roadways. The design is based on an FPGA (programmable logic) chip not used in solutions available on the market. The use of FPGA in place of traditional processor based processing systems allows to achieve a significant improvement of operational reliability and reduction of manufacturing and maintenance costs. The efficient implementation of processing algorithms is obtained thanks to the original algorithm conversion technology. The developed technology maps algorithm steps into a series of logic processing blocks in the FPGA.

Application

The use of a universal hardware platform makes it possible to reduce the development costs of detection devices. Obtaining new functionality of the device is done by exchanging the configuration stored in the flash memory, without the need to modify the platform.

Advantages

- very high processing efficiency without the use of a complex processor based processing system,
- flexibility of the structure allowing to change the device's functions by replacing the firmware - you can configure the hardware platform to function as: an event recorder, vehicle classifier,
- low complexity of the structure,
- high operational reliability,
- the algorithm conversion technology and hardware platform enables efficient development of embedded video monitoring systems not only for road traffic surveillance.



Contact

Faculty of Transport and Aviation Engineering

DSc.Eng. Wiesław Pamuła

e-mail: wieslaw.pamula@polsl.pl

tel.: +48 32 603 4336

Status of Intellectual Property

Patent application No. P.426410,
dated 23.07.2018