

**Termin:**

- 19.05 godz. 17:00
- 20.05 godz. 17:00, 3h
- 27.05 godz. 17:00, 4h
- 3.06 godz. 17:00, 4h
- 10.06 godz. 17:00, 4h

**Miejsce:**

Sala 715,  
Wydział Automatyki, Elektroniki i Informatyki,  
Akademicka 16,  
Gliwice.

**Wykład/Ćwiczenia/Laboratorium/Projekt:**

1. Proces projektowania układu cyfrowego, cechy języków opisu sprzętu, metodyka projektowania układów z uwzględnieniem cech technologicznych (3h)
2. Praktyczna prezentacja metod projektowania z wykorzystaniem narzędzi AMD/Xilinx Vivado oraz prezentacja układów FPGA (2h)

**Laboratorium:**

1. Omówienie syntezowalnych części języka Verilog (2h)
2. Podstawowe formy opisu na przykładzie bloków kombinacyjnych (multiplekser/dekoder/komparator) (3h).
3. Podstawowe bloki i problemy modelowania układów sekwencyjnych (liczniki/rejestry/automaty) (5h)
4. Mikroprojekt układu złożonego (15h; praca własna studenta z nadzorem prowadzącego)