

KARTA PRZEDMIOTU

Nazwa przedmiotu: **Projektowanie układów cyfrowych (MSCKAu>SM21PUC22)**

Nazwa w języku polskim:

Nazwa w jęz. angielskim: **Digital Circuit Design**

Dane dotyczące przedmiotu:

Jednostka oferująca przedmiot: Wydział Automatyki, Elektroniki i Informatyki

Przedmiot dla jednostki: Politechnika Śląska

Domyślny typ protokołu dla przedmiotu:

EGZ

Język wykładowy:

polski

Strona WWW:

<https://platforma.polsl.pl/rau3/course/view.php?id=585>

Skrócony opis:

Celem przedmiotu jest powtórzenie i ugruntowanie wiedzy dotyczącej budowy i parametrów układów cyfrowych ze szczególnym uwzględnieniem układów CMOS, uporządkowanie wiedzy dotyczącej standardowych cyfrowych bloków funkcyjnych oraz przygotowanie studentów do projektowania mikroarchitektury systemu cyfrowego.

Forma zajęć: kontaktowe.

Wymagania wstępne:

1. Znajomość podstaw elektrotechniki;
2. Znajomość podstaw elektroniki;
3. Znajomość podstaw techniki cyfrowej: algebra Boole'a, bramki logiczne, przerzutniki, synteza funkcji kombinacyjnych, metoda siatek Karnaugh, synteza prostych automatów synchronicznych.

Opis:

ECTS: 5

Liczba godzin: 125h (kontaktowe: 65h / praca własna: 60h)

- Wykład: 30h,
- Laboratorium: 30h,
- Inne (konsultacje, egzamin): 5h,
- Praca własna studenta: przygotowanie do wykładu, ćwiczeń laboratoryjnych, przygotowanie sprawozdań z ćwiczeń laboratoryjnych, przygotowanie do egzaminu.

Treści programowe:

Wykład:

I. Budowa i zasada działania układów CMOS:

1. Podstawowe bramki logiczne: inwerter, NAND, NOR;
2. Struktury And-Or-Invert i Or-And-Invert;
3. Bramka transmisyjna, multiplexer i bramka XOR;
4. Przerzutniki D.

II. Najważniejsze charakterystyki i parametry układów cyfrowych

1. Charakterystyka przejściowa i napięcie przełączania;
2. Statyczne marginesy zakłóceń;
3. Charakterystyka prądu zasilania i pobór mocy w układzie CMOS;
4. Charakterystyki wyjściowe i małosygnałowy model zastępczy wyjścia układu CMOS;
5. Obciążalność statyczna i dynamiczna;
6. Czasy narastania i opadania sygnału wyjściowego;
7. Czasy propagacji;
8. Minimalna szybkość narastania/opadania sygnału wejściowego, problem wejść wolnozmiennych, bramka Schmitta;
9. Parametry czasowe przerzutnika: czasy setup i hold, czasy propagacji, minimalne szerokości impulsów;
10. Maksymalna częstotliwość pracy układu synchronicznego;
11. Ograniczenia modelu logiczno-czasowego;
12. Metastabilność;
13. Wyjście typu otwarty dren i wyjście trójstanowe;
14. Standardy logiczne.

III. Wybrane standardowe bloki funkcyjne

1. Dekodery;
2. Enkodery;
3. Multiplexery;
4. Demultiplexery;
5. Rejestry;
6. Liczniki;
7. Komparatory;
8. Sumatory;
9. Pamięci;

IV. Projektowanie mikroarchitektury układu cyfrowego

1. Struktury szeregowe i równoległe;
2. Struktury iterowane w przestrzeni i w czasie;
3. Potokowanie;

V. Język opisu sprzętu a program komputerowy.

Laboratorium (30 godzin):
Celem laboratorium jest praktyczne przećwiczenie i utrwalenie wiedzy przekazywanej na wykładzie. Większość ćwiczeń ma charakter projektowy. Prowadzący zadają studentom zadania polegające na zaprojektowaniu i praktycznej realizacji wybranych układów cyfrowych. Ćwiczenia wykonywane są w oparciu o zestawy uruchomieniowe z układem FPGA. Studenci specyfikują projekt za pomocą edytora schematów i/lub języka opisu sprzętu, a następnie implementują go, wykorzystując specjalistyczne oprogramowanie do syntezy.

Literatura:

1. Wakerly J.F.: Digital Design: Principles and Practices, Pearson Education, 2018.
2. Polok D.: Projektowanie układów cyfrowych. Podręcznik do ćwiczeń tablicowych, Wydawnictwo Politechniki Śląskiej, Gliwice, 2024.
3. Pieńkos J., Turczyński J.: Układy scalone TTL w systemach cyfrowych, WKiŁ, Warszawa, 1986.
4. Molski M.: Modułowe i mikroprogramowalne układy cyfrowe, WKiŁ, Warszawa, 1986.
5. Arytmetyka komputerowa, Bolesław Pochopień, Akademicka Oficyna Wydawnicza EXIT, Warszawa 2012, ISBN 978-83-7837-005-5

Efekty uczenia się:

Wiedza: zna i rozumie

1. budowę wewnętrzną i zasady działania podstawowych elementów układu cyfrowego (egzamin) K2A-W01, K2A-W02, K2A_W05;
2. właściwości elektryczne podstawowych elementów układu cyfrowego (egzamin) K2A-W01, K2A-W02, K2A_W05;
3. budowę wewnętrzną i zasady działania podstawowych cyfrowych bloków funkcyjnych (wykonanie zadań na laboratorium, egzamin) K2A-W01, K2A-W02, K2A_W05.

Umiejętności: potrafi

1. zaprojektować złożony układ cyfrowy na poziomie mikroarchitektury (wykonanie zadań na laboratorium, egzamin) K2A-U05, K2A-U08;
2. zbudować, uruchomić oraz przetestować zaprojektowany układ cyfrowy (wykonanie zadań na laboratorium) K2A-U05, K2A-U08.

Metody i kryteria oceniania:

Warunkiem koniecznym zaliczenia przedmiotu jest zaliczenie egzaminu oraz laboratorium.

Egzamin przeprowadzany jest w formie pisemnej. Podczas egzaminu studenci dostaną do rozwiązania kilka (5 – 10) zadań. Zadania mogą mieć charakter pytań/problemów teoretycznych lub zadań o charakterze projektowym. Ocena za egzamin będzie funkcją średniej z ocen uzyskanych za odpowiedzi na poszczególne pytania.

Ocena końcowa za przedmiot będzie wyliczana jako średnia ważona z oceny za egzamin i oceny z laboratorium.

Sylabus obowiązuje od semestru letniego roku akademickiego 2025/2026, a jego zawartość nie podlega zmianom w trakcie trwania semestru.

Punkty przedmiotu w cyklach:			
<bez przypisanego programu>			
Typ punktów	Liczba	Cykl pocz.	Cykl kon.
Europejski System Transferu Punktów (ECTS)	5	2022/2023-L	