

KARTA PRZEDMIOTU

Nazwa przedmiotu: **Metody komunikacji w systemach cyfrowych (MSCKAu-PSC>SM22MKC22)**

Nazwa w języku polskim:

Nazwa w jęz. angielskim: **Communication Methods in Digital Systems**

Dane dotyczące przedmiotu:

Jednostka oferująca przedmiot: Wydział Automatyki, Elektroniki i Informatyki

Przedmiot dla jednostki: Politechnika Śląska

Domyślny typ protokołu dla przedmiotu:

ZAL

Język wykładowy:

polski

Strona WWW:

<https://platforma.polsl.pl/rau3/course/view.php?id=80219>

Skrócony opis:

Celem przedmiotu jest przedstawienie podstawowych metod przesyłania informacji w systemach cyfrowych. Obejmuje on zarówno metody przesyłania danych w sposób równoległy oraz szeregowy. Transmisja danych nierozzerwalnie wiąże się z protokołem przekazywania informacji. Przedstawiane koncepcje i rozwiązania systemów magistralowych obejmują również kwestie protokołu przekazywania danych.

Opis:

Wykład (15h):

1. Magistrala równoległa
 - koncepcja systemu współdzielonej magistrali
 - podstawowe cykle wymiany informacji
 - sterowanie momentem ukończenia cyklu interfejsowego
 - konstrukcja magistrali dwukierunkowej, bufor trybów, polaryzacja spoczynkowa
 - współdzielenie magistrali przez wiele jednostek nadrzędnych, arbitraż, efektywność wymiany danych
 - Metody weryfikacji funkcjonalnej interfejsu magistralowego
 - model transakcyjny
 - wykorzystanie rozszerzonego zbioru wartości do wykrywania błędów działania
2. Magistrala AXI
 - podstawy protokołu wymiany synchronicznej pakietu z potwierdzeniem (VALID - READY)
 - koncepcja połączeń pomiędzy punktami, zarys konstrukcji sieci układowej (Network on Chip - NOC)
 - Magistrala w odmianie Light
 - Pakietowa wymiana danych
 - Przeplot transakcji
 - Odmiana magistrali strumieniowej
3. Inne magistrale synchroniczne
 - magistrala AMBA AHB, APB
 - magistrala WISHBONE
4. Transmisja szeregową
 - transmisja asynchroniczna, ramka, odbiór danych, synchronizacja odbioru, nadmiar
 - implementacja odbiornika i nadajnika transmisji asynchronicznej
 - przykładowe protokoły
 - transmisja synchroniczna, podstawy utrzymania synchronizacji, kod Manchester, szpikowanie bitami, przekodowanie 4B5B, kodowanie TMD5, zakres synchronizacji odbiornika, integralność danych CRC/LFSR
 - przykłady implementacji odbiorników transmisji
5. Wybrane magistrale szeregowe
 - I2C, SPI, 1-Wire, JTAG
 - koncepcja, protokół, arbitraż, model funkcjonalny, wyszukiwanie, diagnostyka
 - Ethernet, interfejs PHY, ramka komunikacyjna, sprawdzanie integralności danych CRC/LFSR, hermetyzacja danych (encapsulation), model funkcjonalny

Laboratorium (30h):

1. Budowa modeli symulacyjnych magistrali współdzielonej
 - budowa modelu transakcyjnego sterownika nadrzędnego magistrali realizującego elementarne cykle FETCH, INT, MRD, MWR, IOR, IOW
 - uwzględnienie cykli oczekiwania oraz sygnału przejścia magistrali
 - budowa układów peryferyjnych
 - weryfikacja funkcjonalności modułów peryferyjnych z wykorzystaniem modelu funkcjonalnego magistrali
2. Magistrala szeregową
 - budowa syntezowalnego opisu odbiornika i nadajnika
 - budowa modelu funkcjonalnego transakcyjnego
 - budowa modelu funkcjonalnego protokołu, implementacja sprzętowa

3. Magistrala AXI
- odmian Lite, wersja pełna z implementacją transakcji pakietową
 - budowa modelu funkcjonalnego
 - rozdział danych, arbitraż, buforowanie danych
 - implementacja i weryfikacja układowa modelu

ECTS: 3

Całkowita liczba godzin: 75h

Zajęcia kontaktowe: 45h

Praca własna studenta: 30h

Zajęcia kontaktowe:

- wykład - 15h
- laboratorium - 30h

Praca własna studenta:

- przygotowanie do laboratoriów i kolokwium
- analiza przykładów
- rozwiązywanie zadań
- opracowanie sprawozdań

Efekty uczenia się:

1. Posiada wiedzę o sposobie przesyłania informacji wewnątrz systemów cyfrowych oraz pomiędzy nimi. (K2A_W06)
2. Potrafi modelować systemy magistral, oceniać wydajność komunikacji, dobierać architekturę, weryfikować protokół komunikacyjny. (K2A_U03)
3. Potrafi zaprojektować i zaimplementować systemy połączeń pomiędzy modułami systemu cyfrowego, dobrać protokół wymiany danych, przeprowadzić weryfikację funkcjonalną oraz weryfikację układową. (K2A_U05)

Metody i kryteria oceniania:

Student musi zaliczyć test z teorii (T) uzyskując minimum 50% poprawnych odpowiedzi.

Przypisane zadanie laboratoryjne muszą zostać ukończone i oddane do oceny funkcjonalnej. Do zaakceptowanego rozwiązania należy dostarczyć sprawozdanie. Na podstawie obu tych elementów wystawiana jest ocena końcowa z laboratorium (L).

Ocena końcowa wyliczana jest następująco:

$$O = (T + L)/2$$

Wartość O jest przeliczana na ocenę końcową zgodnie z:

3.00 - 3.29	3.0
3.30 - 3.79	3.5
3.80 – 4.29	4.0
4.30 - 4.64	4.5
4.65 - 5.00	5.0

Warunki zaliczenia nie ulegają zmianie w czasie trwania semestru.

Przynależność do grup przedmiotów w cyklach:

Opis grupy przedmiotów	Cykl pocz.	Cykl kon.
"Przedmioty 2 semestr Mikroinformatyka systemów cyfrowych K-ce" (MSCKAu-SM1(02))	2023/2024-Z	

Punkty przedmiotu w cyklach:

<bez przypisanego programu>

Typ punktów	Liczba	Cykl pocz.	Cykl kon.
Europejski System Transferu Punktów (ECTS)	3	2023/2024-Z	