

KARTA PRZEDMIOTU

Nazwa przedmiotu: Teoria układów cyfrowych (InfKAu>SI1TEUKCYF19)

Nazwa w języku polskim:

Nazwa w jęz. angielskim: Digital Systems Theory

Dane dotyczące przedmiotu:

Jednostka oferująca przedmiot: Wydział Automatyki, Elektroniki i Informatyki

Przedmiot dla jednostki: Politechnika Śląska

Domyślny typ protokołu dla przedmiotu:

ZAL

Język wykładowy:

polski

Strona WWW:

<https://platforma2.polsl.pl/rau2/course/view.php?id=974>

Skrócony opis:

Celem przedmiotu jest zapoznanie Studenta z zagadnieniami teoretycznymi i praktycznymi w zakresie: metod syntezy, analizy i realizacji układów cyfrowych.

Opis:

ECTS: 4

Suma godzin: 100 h (kontaktowo 50 h / praca własna 50 h)

Wykład: 30 h

Ćwiczenia: 15 h

Inne (omówienie wyników sprawdzianów): 5 h

Praca własna studenta: przygotowanie do ćwiczeń i sprawdzianów pisemnych, zapoznanie się z literaturą przedmiotu oraz przygotowanie do egzaminu.

Wykłady:

Klasyfikacja układów cyfrowych. Dwielementowa algebra Boole'a. Sposoby przedstawiania funkcji logicznych. Metody minimalizacji wyrażeń logicznych. Stykowe i bezstykowe elementy logiczne. Zestaw funkcjonalnie pełny. Realizacja funkcji logicznych. Hazard i sposoby jego eliminacji. Analiza układów kombinacyjnych pod względem możliwości wystąpienia hazardu. Synteza kombinacyjnych układów cyfrowych. Realizacja układów kombinacyjnych (z zastosowaniem bramek, multiplexerów, demultiplexerów). Kombinacyjne bloki funkcjonalne (multiplexery, demultiplexery, kodery, dekodery, translatory kodów, bloki arytmetyczne, pamięci stałe). Synteza układów iteracyjnych. Elementarne asynchroniczne i synchroniczne układy sekwencyjne. Synteza asynchronicznych układów sekwencyjnych (metoda Tablic Kolejności Łączeń, metoda Tablic Programu). Realizacja układowa asynchronicznych układów sekwencyjnych (z zastosowaniem logicznych sprzężeń zwrotnych lub przerzutników). Realizacja przerzutników synchronicznych jako układów asynchronicznych. Analiza asynchronicznych układów sekwencyjnych pod względem hazardu i wyścigów (krytycznego, niekrytycznego, kierowanego). Sekwencyjne bloki funkcjonalne (rejstry, liczniki, bloki arytmetyczne, pamięci). Przesyłanie informacji między rejestrami. Synteza synchronicznych układów sekwencyjnych. Synteza układów mikroprogramowanych w ramach struktur: pamięć-rejestr, pamięć-multiplexer(y)-rejestr, pamięć-multiplexer-licznik. Synteza kombinacyjnych i sekwencyjnych układów z zależnościami czasowymi.

Ćwiczenia tablicowe:

Klasyfikacja układów cyfrowych. Dwielementowa algebra Boole'a. Sposoby przedstawiania funkcji logicznych. Metody minimalizacji wyrażeń logicznych. Bezstykowe elementy logiczne. Zestaw funkcjonalnie pełny. Realizacja funkcji logicznych. Hazard i sposoby jego eliminacji. Analiza układów kombinacyjnych pod względem możliwości wystąpienia hazardu. Synteza kombinacyjnych układów cyfrowych. Realizacja układów kombinacyjnych (z zastosowaniem bramek, multiplexerów, demultiplexerów). Synteza układów iteracyjnych. Elementarne asynchroniczne i synchroniczne układy sekwencyjne. Synteza asynchronicznych układów sekwencyjnych (metoda Tablic Kolejności Łączeń, metoda Tablic Programu). Realizacja układowa asynchronicznych układów sekwencyjnych (z zastosowaniem logicznych sprzężeń zwrotnych lub przerzutników). Analiza asynchronicznych układów sekwencyjnych pod względem hazardu i wyścigów (krytycznego, niekrytycznego, kierowanego). Synteza synchronicznych układów sekwencyjnych. Synteza układów mikroprogramowanych w ramach struktur: pamięć-rejestr, pamięć-multiplexer(y)-rejestr.

Przedmiot obejmuje zajęcia w trzech semestrach (1, 2, 3)

Wykład (sem. 1, 30 h; sem. 2, 30 h)

Ćwiczenia (sem. 1, 15 h; sem. 2, 15 h)

Laboratorium (sem. 3, 30 h)

Literatura:

1. Kamionka-Mikuła H., Małysiak H., Pochopień B.: Teoria układów cyfrowych. Tom I – Układy kombinacyjne. Wydawnictwo Politechniki Śląskiej, Gliwice 2015
2. Kamionka-Mikuła H., Małysiak H., Pochopień B.: Teoria układów cyfrowych. Tom II – Układy sekwencyjne. Wydawnictwo Politechniki Śląskiej, Gliwice 2018
3. Kamionka-Mikuła H., Małysiak H., Pochopień B.: Praktyczna teoria układów cyfrowych. Wydawnictwo Politechniki Śląskiej, Gliwice 2014
4. Małysiak H., Kamionka-Mikuła H., Pochopień B., Wróbel E. Teoria automatów cyfrowych. Laboratorium. Skrypt uczelniany Politechniki Śląskiej, Gliwice
5. Kania D.: Układy logiki programowalnej. Podstawy syntezy układów cyfrowych. Wydawnictwo Naukowe PWN, Warszawa 2012
6. Łuba T., Borowik G.: Synteza logiczna. Oficyna Wydawnicza Politechniki Warszawskiej, Warszawa 2013

Efekty uczenia się:

Wiedza:

Student posiada wiedzę i rozumie zagadnienia związane z realizacją działań logicznych; klasyfikacją układów i struktur cyfrowych; sposobami opisu warunków pracy układów; metodami syntezy i analizy układów cyfrowych; sposobami realizacji układów cyfrowych (sprawdzian pisemny) K1A_W02, K1A_W05, K1A_W07, K1A_W20

Umiejętności:

Student potrafi analizować, projektować i weryfikować działanie układów cyfrowych kombinacyjnych i sekwencyjnych (synchronicznych i asynchronicznych), dobierając odpowiednie metody, techniki i narzędzia (sprawdzian pisemny) K1A_U01, K1A_U02, K1A_U03, K1A_U10, K1A_U11, K1A_U17, K1A_U28

Kompetencje społeczne:

Student jest świadomy poziomu i znaczenie nabytej wiedzy i umiejętności podczas rozwiązywania problemów związanych z układami cyfrowymi oraz potrafi obiektywnie ocenić własne kompetencje w tej dziedzinie (sprawdzian pisemny, aktywność w trakcie zajęć tablicowych i wykładu) K1A_02

Metody i kryteria oceniania:

W semestrze I (wykład i ćwiczenia): zaliczenie poprzez sprawdzian pisemny na ćwiczeniach tablicowych, dwa terminy poprawkowe.

Sylabus obowiązuje od roku akademickiego 2024/25 a jego zawartość nie podlega zmianom w trakcie trwania semestru.

Punkty przedmiotu w cyklach:**<bez przypisanego programu>**

Typ punktów	Liczba	Cykl pocz.	Cykl kon.
Europejski System Transferu Punktów (ECTS)	4	2020/2021-Z	