

KARTA PRZEDMIOTU

Nazwa przedmiotu: **Konstrukcja układów cyfrowych (InfAu>SI3-KUC-19)**

Nazwa w języku polskim:

Nazwa w jęz. angielskim: **Digital circuits design**

Dane dotyczące przedmiotu:

Jednostka oferująca przedmiot: Wydział Automatyki, Elektroniki i Informatyki

Przedmiot dla jednostki: Politechnika Śląska

Domyślny typ protokołu dla przedmiotu:

ZAL

Język wykładowy:

polski

Strona WWW:

<https://db.zmitac.aei.polsl.pl/BZ/UkICyfr.html>

Skrócony opis:

Celem przedmiotu jest zapoznanie studentów z podstawami projektowania układów cyfrowych w opoarcu o dostępne elementy scalone małej skali integracji. Przedmiot pełni rolę ogniwa łączącego wcześniejsze przedmioty: Teoria układów cyfrowych i Arytmetyka systemów cyfrowych, z późniejszym: Systemy mikroprocesorowe i wbudowane.

Forma zajęć: kontaktowe

Opis:

ECTS: 3

Suma godzin: 75h (kontaktowa 45h / praca własna 30h)

Wykład 30h

Ćwiczenia 15h

Praca własna studenta: zapoznanie się z literaturą, przygotowanie do zajęć, przygotowanie do sprawdzianu

Wykład:

1. Parametry cyfrowych układów scalonych. Parametry funkcjonalne: rodzaje wejść, synchronizm, oddziaływanie na układ, wyjścia, obciążalność, obciążenie jednostkowe, dobór rezystora dla wyjść OC. Parametry dynamiczne: definicje parametrów czasowych, czas propagacji.
2. Parametry cyfrowych układów scalonych cd. Parametry statyczne: napięciowe, prądowe, margines zakłóceń, odporność na zakłócenia. Parametry określające warunki pracy układu: zasilanie, warunki dopuszczalne i graniczne. Charakterystyka układów scalonych z rodziny TTL i CMOS.
3. Układy czasowe. Układ 74121, 74122, 74123 - zasada działania, przebiegi czasowe, sposoby wyzwalania, określanie czasu trwania impulsu. Przykłady zastosowań.
4. Układy czasowe. Układ NE555 - zasada działania, przebiegi czasowe, sposoby wyzwalania, określanie czasu trwania impulsu. Przykłady zastosowań. Układy różniczkujące - detektory zboczy. Generatory impulsów. Generatory częstotliwości. Programowane generatory impulsów. Generatory częstotliwości CMOS.
5. Rejestry. Podział rejestrów wg sposobu wprowadzania i wyprowadzania informacji (PIPO, PISO, SIPO, SISO). Układy równoległego i szeregowego wprowadzania i wyprowadzania informacji. Zastosowania: konwersja szeregowo-równoległa i równoległo-szeregową, liczniki pierścieniowe, liczniki pierścieniowe z aurokorekcją, liczniki pseudopierścieniowe (Johnsona). Rejestry liniowe.
6. Liczniki. Kryteria podziału liczników, struktura wewnętrzna. Parametry liczników. Liczniki asynchroniczne, synteza liczników asynchronicznych o dowolnym stopniu podziału. Scalone liczniki asynchroniczne. Liczniki synchroniczne. Scalone liczniki synchroniczne jednokierunkowe i dwukierunkowe (rewersyjne).
7. Liczniki. Dzielniki częstotliwości. Scalone dzielniki częstotliwości CMOS. Liczniki programowalne. Klawiatury. Układy współpracy z zestykami. Eliminacja drgań zestyków. Klawiatury kombinacyjne i sekwencyjne. Klawiatury sekwencyjne matrycowe.
8. Pamięci. Parametry układów pamięci: organizacja, czas dostępu. Pamięci ROM, PROM, EPROM, EEPROM - struktura, technologia wykonania, programowanie. Budowa programatora i przykładowy algorytm programowania. Zastosowanie pamięci stałych. Pamięci RAM. Pamięci NVRAM, SRAM, DRAM - struktura, zasada działania, konstrukcja komórki pamięci. Metody odświeżania pamięci dynamicznych. Szybkie pamięci dynamiczne dla układów mikroprocesorowych (Fast Page, EDO, Static Column, Pipeline Burst EDO). Tworzenie bloków pamięci o zadanej organizacji. Testowanie układów pamięci.
9. Reprogramowalne układy cyfrowe. Klasyfikacja. Proste układy PLA, PAL, PLE - struktury i właściwości. Przykłady realizacji prostych funkcji logicznych w układach reprogramowalnych. Języki opisu struktury układów reprogramowalnych. Programowalne układy cyfrowe wysokiej skali integracji. Układy CPLD. Układy FPGA - właściwości, przykładowa struktura. Układy ASIC: matryce bramkowe (Gate Array), matryce komórkowe i wbudowane (Standard Cell, Embedded Array), układy indywidualne i komórkowe (Full Custom, Cell Based).
10. Matrycowe układy programowalne (FPGA). Zastosowanie. Etapy kompilacji. Realizacja postych funkcji. Struktura wewnętrzna bloków logicznych (LUT, rejestry, multiplexery, szybkie generatory przeniesień). Dodatkowe elementy w strukturze (RAM, układy arytmetyczne, PLL, DCM, bufor sygnali zegarowych). Matryce połączeń. Dystrybucja sygnali zegarowych, metastabilność. Rodzaje
11. Linie transmisyjne. Określenie linii transmisyjnej krótkiej i długiej. Parametry falowe linii. Rodzaje linii transmisyjnych. Dopasowanie równoległe i szeregowo. Zakłócenia (zewnętrzne i wewnętrzne), przesłuchy, odbicia i sposoby przeciwdziałania im. Przesyłanie sygnali cyfrowych na większe odległości. Analiza odbić w linii transmisyjnej metodą diagramów Bergerona. Kompatybilność elektromagnetyczna
12. Układy współpracy. Standardy RS-232, RS-423, RS-422, RS-485. Układ pętli prądowej. Układy wyświetlania informacji, układy separacji galwanicznej (transoptory). Nadajniki i odbiorniki linii TTL. Układy współpracy z elementami wykonawczymi. Obwody drukowane, zasady projektowania, odsprężanie zasilania. Testowanie układów. Analizator sygnatur. Analizator stanów logicznych.
13. Język opisu sprzętu - Verilog. Poziomy abstrakcji opisu. Syntezowalne konstrukcje języka. Podstawowe pojęcia modół, instancja, wejścia, wyjścia, parametry, operatory, ciągle przypisanie.
14. Język opisu sprzętu - Verilog. Przypisanie proceduralne. Przypisanie blokujące i nieblokujące. Przeprowadzanie symulacji. Opóźnienia
15. Język opisu sprzętu - implementacja. Odzwierciedlenia różnych konstrukcji języka w układzie programowalnym. Różnice w wynikach symulacji i syntezy. Mapowanie połączeń, asynchronizm zegarów. Definiowanie ograniczeń czasowych. Praktyczna prezentacja środowiska IDE i kompilacji prostego projektu.

Ćwiczenia:

1. Wejścia i wyjścia układów cyfrowych. Dobór rezystora dla wyjść OC.
2. Układy wyświetlania informacji. Układy czasowe i generatory częstotliwości.
3. Liczniki asynchroniczne i synchroniczne.
4. Złożone układy cyfrowe - układy wyświetlania dynamicznego, układy pomiarowe

Literatura:

- Łakomy M., Zabrodzki J.: Cyfrowe układy scalone TTL. PWN, Warszawa 1974
- Łakomy M., Zabrodzki J.: Cyfrowe układy scalone. PWN, Warszawa 1983
- Pieńkos J., Turczyński J.: Układy scalone TTL w systemach cyfrowych. WKiŁ, Warszawa 1986
- Gajewski P., Turczyński P.: Cyfrowe układy scalone CMOS. WKiŁ, Warszawa 1990
- Łakomy M., Zabrodzki J.: Układy scalone CMOS. PWN, Warszawa 1991
- Górecki P.: Układy cyfrowe. Pierwsze kroki. BTC, Warszawa 2004
- Górski K.: Timer 555 w przykładach. BTC, Warszawa 2004
- Sasal W.: Układy scalone serii UCA64/UCY74. Parametry i zastosowania. WKiŁ, Warszawa 1985
- Sasal W.: Układy scalone serii UCY74LS i UCY74S. Parametry i zastosowania. WKiŁ, Warszawa 1993
- Nühmann D.: Elektronika łatwiejsza niż przypuszczasz. Technika cyfrowa. WKiŁ, Warszawa 1986
- Kalisz J.: Podstawy elektroniki cyfrowej. WKiŁ, Warszawa 2002
- Sacha K.: Pamięci półprzewodnikowe RAM. WNT, Warszawa 1991
- Prince B.: Nowoczesne pamięci półprzewodnikowe. WNT, Warszawa 1999
- Cwalina Z., Jackiewicz B., Kern J., Pieńkos J., Piestrzyński W., Pluta A., Rezler J., Sazdikowski A., Sasal W.: Wybrane układy MOS-LSI. Zastosowania, pomiary. WKiŁ, Warszawa 1983
- Łuba T., Zbierchowski B.: Komputerowe projektowanie układów cyfrowych. WKiŁ, Warszawa 2000
- Pasierbiński J., Zbysiński P.: Układy programowalne w praktyce. WKiŁ, Warszawa 2002
- Stabrowski M. M.: Cyfrowe przyrządy pomiarowe. PWN, Warszawa 2002

Efekty uczenia się:**Wiedza: zna i rozumie:**

1. Zasady działania układów elektronicznych w systemach cyfrowych (K1A_W06)
2. Zagadnienia linii długich, podstawy techniki cyfrowej (K1A_W07)

Umiejętności: potrafi

1. Opisać strukturę systemu cyfrowego (K1A_U18)
2. Projektować proste układy i systemy cyfrowe (K1A_U28)

Metody i kryteria oceniania:

Przedmiot jest zaliczany na podstawie sprawdzianów podczas ćwiczeń. W sumie student otrzymuje 4 oceny (po jednej z każdego działu). Aby uzyskać zaliczenie, każda ocena powinna być pozytywna. Oceny negatywne powinny zostać uzupełnione w terminie poprawkowym. Ocena końcowa jest średnią arytmetyczną ocen składowych.

Sylabus obowiązuje od roku akademickiego 2020/21, a jego zawartość nie podlega zmianom w trakcie trwania semestru

Przynależność do grup przedmiotów w cyklach:

Opis grupy przedmiotów	Cykl pocz.	Cykl kon.
Informatyka SI semestr 3 (InfAu>SI_3)	2020/2021-Z	

Punkty przedmiotu w cyklach:**<bez przypisanego programu>**

Typ punktów	Liczba	Cykl pocz.	Cykl kon.
Europejski System Transferu Punktów (ECTS)	3	2020/2021-Z	