

KARTA PRZEDMIOTU

Nazwa przedmiotu: Projektowanie urządzeń cyfrowych II wariant (PUC II a / PUC II b) (EiTAu>SI4-PUC-19)

Nazwa w języku polskim:

Nazwa w jęz. angielskim: Digital Circuit Design II

Dane dotyczące przedmiotu:

Jednostka oferująca przedmiot: Wydział Automatyki, Elektroniki i Informatyki

Przedmiot dla jednostki: Politechnika Śląska

Domyślny typ protokołu dla przedmiotu:

EGZ

Język wykładowy:

polski

Strona WWW:

<https://platforma2.polsl.pl/rau3/course/view.php?id=148>

Skrócony opis:

Przedmiot jest kontynuacją przedmiotu "Projektowanie urządzeń cyfrowych I" prowadzonego na semestrze 3 studiów S1 na kierunku "Elektronika i telekomunikacja".

Celem przedmiotu jest zapoznanie studentów ze współczesnymi metodami projektowania złożonych układów cyfrowych. Materiał obejmuje w szczególności układy arytmetyczne, układy logiki programowalnej (PLD), a także wybrane zagadnienia automatycznej syntezy układów cyfrowych.

Przedmiot jest przedmiotem wariantowym obejmującym dwa warianty: "a" (PLD) i "b" (Synteza).

Forma zajęć: kontaktowe.

Wymagania wstępne:

1. Znajomość zagadnień przekazywanych na przedmieocie PUC I a w szczególności budowy, charakterystyk i parametrów układów logicznych;
2. Znajomość podstaw elektrotechniki;
3. Znajomość podstaw elektroniki;
4. Znajomość podstaw techniki cyfrowej cyfrowej: algebra Boole'a, bramki logiczne, przerzutniki, synteza funkcji kombinacyjnych, metoda siatek Karnaugh, synteza prostych automatów synchronicznych.

Opis:

ECTS: 6

Suma godzin: 180h (kontaktowe: 100h / praca własna: 80h).

- Wykład: 30h,
- Ćwiczenia: 30h,
- Laboratorium: 30h,
- Inne (konsultacje, egzamin): 10h,
- Praca własna studenta: przygotowanie do wykładu, ćwiczeń tablicowych i laboratoryjnych, przygotowanie sprawozdań z ćwiczeń laboratoryjnych, przygotowanie do egzaminu.

Treści programowe:

Wykład:

Wykład w ramach przedmiotu "Projektowanie urządzeń cyfrowych II" jest wykładem wariantowym. Studenci mogą wybrać jeden z dwóch wariantów: "a" (PLD), albo "b" (Synteza). Część wykładanego materiału jest wspólna dla obu wariantów. W ramach wariantu "a" bardziej szczegółowo przedstawiane są zagadnienia budowy i projektowania układów cyfrowych w oparciu o układy logiki programowalnej (PLD). W ramach wariantu "b" więcej miejsca poświęcone jest na problemy i algorytmy automatycznej syntezy układów cyfrowych.

Część wspólna wykładu dla obu wariantów obejmuje następujący materiał:

- I. Pamięci;
- II. Konstrukcja układów sterujących, w tym układy mikroprogramowane;
- III. Sumatory i subtraktory: struktury, ekspansja, idea przeniesień antycypowanych (ang. Carry Look-Ahead);
- IV. Komparatory: struktury, ekspansja;
- V. Reprezentacja liczb całkowitych w systemie cyfrowym;
- VI. Formaty zmiennoprzecinkowe;
- VII. Wybrane układy mnożące i dzielące;
- VIII. Kody BCD; wybrane metody konwersji BIN/BCD, BCD/BIN;
- IX. Układy logiki programowalnej: podstawowa klasyfikacja i podstawowe struktury i właściwości;
- X. Etapy automatycznej syntezy, podstawowe problemy w powiązaniu z poszczególnymi architekturami układów programowalnych;
- XI. Wybrane układy analogowe w systemach cyfrowych.

W ramach wariantu "a (PLD)" dodatkowo prezentowany jest następujący materiał:

- I. Układy SPLD: ogólna struktura, podstawowe właściwości, elementy syntezy dedykowane dla układów SPLD;
- II. Układy CPLD: ogólna struktura, specyficzne elementy architektury, podstawowe właściwości;
- III. Układy FPGA: ogólna struktura, specyficzne elementy architektury, podstawowe właściwości;
- IV. Właściwości elektryczne złożonych układów PLD.

W ramach wariantu "b (Synteza)" dodatkowo prezentowany jest następujący materiał:

- I. Etapy i algorytmy syntezy logicznej;
- II. Podstawowe problemy związane z odwzorowaniem technologicznym projektowanego układu (technology mapping);

III. Wybrane problemy syntezy automatów sekwencyjnych, w tym metody kodowania stanów wewnętrznych automatów sekwencyjnych;
IV. Metodyka projektowania układów cyfrowych z wykorzystaniem narzędzi wspomagających projektowanie (CAD) na bazie struktur programowalnych.

Ćwiczenia:

- 1. Wybrane standardowe kombinacyjne bloki funkcyjne: multipleksery, demultipleksery, enkodery, dekodery, transkodery;
- 2. Wybrane standardowe sekwencyjne bloki funkcyjne: rejestry i liczniki;
- 3. Pamięci półprzewodnikowe;
- 4. Układy sterujące, w tym układy mikroprogramowane;
- 5. Układy arytmetyczne;
- 6. Układy logiki programowalnej;

Laboratorium:

Celem laboratorium jest praktyczne przećwiczenie i utrwalenie wiedzy przekazywanej na wykładzie i ćwiczeniach. Większość ćwiczeń ma charakter projektowy. Program laboratorium obejmuje następujące zagadnienia:

- 1. Badanie statycznych i dynamicznych parametrów elektrycznych układów cyfrowych;
- 2. Projektowanie układów cyfrowych z wykorzystaniem zaawansowanych narzędzi CAD: automatyczna synteza, symulacja, testowanie układu z wykorzystaniem analizatora stanów logicznych;
- 3. Układy wejścia/wyjścia: wejścia stykowe, klawiatury matrycowe, wyświetlacze matrycowe;
- 4. Pamięci półprzewodnikowe;
- 5. Układy sterujące, w tym mikroprogramowane;
- 6. Układy arytmetyczne;

Większość ćwiczeń wykonywana jest w oparciu o zestawy uruchomieniowe z układem FPGA. Studenci specyfikują projekt za pomocą edytora schematów, a następnie implementują go wykorzystując specjalistyczne oprogramowanie do syntezy.

Literatura:

- 1. Wakerly J.F.: Digital Design: Principles and Practices, Pearson Education, 2018.
- 2. Polok D.: Projektowanie układów cyfrowych. Podręcznik do ćwiczeń tablicowych, Wydawnictwo Politechniki Śląskiej, Gliwice, 2024.
- 3. Pieńkos J., Turczyński J.: Układy scalone TTL w systemach cyfrowych, WKiŁ, Warszawa, 1986.
- 4. Molski M.: Modułowe i mikroprogramowalne układy cyfrowe, WKiŁ, Warszawa, 1986.
- 5. Arytmetyka komputerowa, Bolesław Pochopień, Akademicka Oficyna Wydawnicza EXIT, Warszawa 2012, ISBN 978-83-7837-005-5.
- 6. Pasierbiński J., Zbysiński P.: Układy programowalne w praktyce, WKiŁ, Warszawa 2002.
- 7. Zbysiński P., Pasierbiński J.: Układy programowalne – pierwsze kroki, Wydawnictwo BTC, Warszawa 2004.
- 8. Skahill K.: Język VHDL. Projektowanie programowalnych układów logicznych, WNT, Warszawa, 2001.
- 9. Materiały udostępnione na platformie zdalnej edukacji.

Efekty uczenia się:

Wiedza: zna i rozumie:

- budowę wewnętrzną i zasady działania podstawowych cyfrowych bloków funkcyjnych (egzamin, wykonanie ćwiczeń laboratoryjnych) K1A_W13, K1A_W18;
- budowę wewnętrzną i zasadę działania podstawowych cyfrowych bloków arytmetycznych (egzamin, wykonanie ćwiczeń laboratoryjnych) K1A_W01, K1A_W13, K1A_W18;
- budowę wewnętrzną i zasadę działania układów logiki programowalnej (egzamin, wykonanie ćwiczeń laboratoryjnych) K1A_W13, K1A_W18;
- metodykę projektowania układów cyfrowych z wykorzystaniem zaawansowanych narzędzi CAD do automatycznej syntezy i testowania (wykonanie ćwiczeń laboratoryjnych) K1A_W18.

Umiejętności: potrafi:

- zaprojektować złożony układ cyfrowy, w tym układ arytmetyczny (egzamin, wykonanie ćwiczeń laboratoryjnych) K1A_U01, K1A_U02, K1A_U15;
- zaprojektować układ cyfrowy z wykorzystaniem układów logiki programowalnej (egzamin, wykonanie ćwiczeń laboratoryjnych) K1A_U01, K1A_U02, K1A_U15;
- zbudować, uruchomić oraz przetestować zaprojektowany układ cyfrowy z wykorzystaniem zaawansowanych narzędzi CAD (wykonanie ćwiczeń laboratoryjnych) K1A_U01, K1A_U02, K1A_U15;

Metody i kryteria oceniania:

Zaliczenie przedmiotu na podstawie egzaminu pisemnego składającego się z dwóch części: zadaniowej i teoretycznej. Część zadaniowa egzaminu polega na rozwiązaniu kilku (2 - 3) dużych zadań o charakterze projektowym. Podczas części teoretycznej studenci dostaną do rozwiązania kilka (5 - 10) krótszych zadań. Zadania mogą mieć charakter pytań/problemów teoretycznych lub krótkich zadań o charakterze projektowym

Istnieje możliwość zwolnienia z części zadaniowej egzaminu na podstawie wyników kilku (około 5) kartkówek przeprowadzanych na ćwiczeniach.

Warunkiem koniecznym zaliczenia przedmiotu jest także zaliczenie laboratorium.

Ocena końcowa wystawiona będzie na podstawie średniej ważonej z ocen cząstkowych uzyskanych za obie części egzaminu, za kartkówki i laboratorium.

Sylabus obowiązuje od semestru letniego roku akademickiego 2025/2026, a jego zawartość nie podlega zmianom w trakcie trwania semestru.

Punkty przedmiotu w cyklach:

Elektronika i Telekomunikacja, stacjonarne I stopnia inżynierskie 7 sem. (EiTau-SI7)			
Typ punktów	Liczba	Cykl pocz.	Cykl kon.
Europejski System Transferu Punktów (ECTS)	6	2020/2021-Z	