

KARTA PRZEDMIOTU

Nazwa przedmiotu: **Komputerowa analiza układów elektronicznych (EiTAu>SI4-KAUE-19)**

Nazwa w języku polskim:

Nazwa w jęz. angielskim: **Computer aided analysis of electronic circuits**

Dane dotyczące przedmiotu:

Jednostka oferująca przedmiot: Wydział Automatyki, Elektroniki i Informatyki

Przedmiot dla jednostki: Politechnika Śląska

Domyślny typ protokołu dla przedmiotu:

ZAL

Język wykładowy:

polski

Strona WWW:

<https://platforma2.polsl.pl/rau3/course/view.php?id=3>

Skrócony opis:

Tematem przewodnim wykładu jest modelowanie układów scalonych z wykorzystaniem symulatora SPICE. Kurs składa się 8 części zawierających treści wykładu oraz zadania do wykonania. W celu zaliczenia kursu, należy regularnie logować się na platformę i terminowo wykonywać wszystkie zadania.

Opis:

1) wykłady:

- szczegółowe treści programowe:

o Wzmacniacz oporowy – moduł poświęcony składni języka symulacyjnego programu SPICE.

Przedstawione są konwencje dotyczące deklarowania elementów obwodu, zapisu liczb, deklarowania modeli przyrządów półprzewodnikowych, podobwodów. Zadanie obliczeniowe polega na porównaniu wyników ręcznej analizy wzmacniacza oporowego z analizą przeprowadzoną za pomocą programu SPICE.

o Charakterystyka statyczna tranzystora MOS – poświęcony jest prezentacji modelu elektrycznego tranzystora MOS na przykładzie modelu odnoszącego się do tranzystorów MOS wytwarzanych przez firmę Taiwan Semiconductor Manufacturing Company (TSMC) w procesie 180nm. Wraz z modelem

studenci zapoznają się z zasadami MOSIS projektowania layoutu układu scalonego. Analizowane są związki między layoutem i modelem tranzystora. Zadanie obliczeniowe pozwala studentom zaprojektować własny symbol graficzny dla tranzystorów MOS i obliczyć charakterystyki statyczne

tranzystora NMOS i PMOS. Na drodze symulacji badane jest przewodnictwo podprogowe tranzystora i jego wpływ na zużycie energii przez układ scalony.

o Nasycanie prędkości nośników w kanale tranzystora MOS – poświęcony jest zjawisku nasycania prędkości nośników w kanale tranzystora MOS. Przedstawiona jest niezbędna teoria i metodyka symulacyjnego badania zjawiska. Rozwiązanie zadań obliczeniowych pozwala studentom na

wyznaczenie współczynnika nasycenia nośników w kanale tranzystora NMOS i PMOS wytwarzanego przez TSMC oraz zbadanie zależności tego współczynnika od długości kanału.

o Modulacja napięcia progowego – poświęcony jest prezentacji zagadnienia modulacji napięcia progowego tranzystora MOS przez napięcie polaryzujące kanał. Pokazana jest elementarna teoria tego zjawiska. Dzięki zadaniom studenci są w stanie porównać wyniki jakie daje elementarna teoria zjawiska modulacji napięcia progowego z wynikami jakie daje złożony model zaimplementowany w programie SPICE.

o Bramka NOT – poświęcony jest zasadom projektowania layoutu najprostszej bramki logicznej wg zasad MOSIS. Zadania pozwalają studentom na skonstruowanie sparametryzowanego modelu elektrycznego bramki, możliwego do zastosowania niezależnie od przeznaczenia bramki. Studenci badają na drodze symulacji czas propagacji zaprojektowanej bramki oraz optymalizują jej wymiary.

o Pojemność wejściowa bramek logicznych – przedstawiona jest teoria dotycząca definicji i pomiaru efektywnej pojemności wejściowej. Zadania pozwalają studentom na wyznaczenie pojemności wejściowej bramki wytworzonej w procesie 180 nm na drodze eksperymentu symulacyjnego.

o Oporność wyjściowa i obciążenie wnoszone przez bramkę – przedstawia teorię dotyczącą określenia i pomiaru oporności wyjściowej bramki. Znajomość oporności wyjściowej i pojemności wejściowej pozwala na analityczne wyznaczenie czasu opóźnienia bramki. Zadania pozwalają studentom na

symulacyjne wyznaczenie oporności wyjściowej bramki wytworzonej w procesie 180 nm na drodze eksperymentu symulacyjnego.

o Sumator 4-bitowy – moduł dodatkowy. Prezentuje schemat działania scalonego sumatora 4-bitowego. Studenci realizując zadanie określają layout sumatora oraz schemat elektryczny. Przeprowadzają symulację działania układu, weryfikując poprawność jego działania i wyznaczają maksymalną częstotliwość pracy układu.

Ćwiczenia laboratoryjne:

1) Język symulacyjny programu SPICE2. 2) Model wielkosygnałowy tranzystora bipolarnego. 3) Obliczanie charakterystyk statycznych utworzonego modelu tranzystora. 4) Obliczanie charakterystyk dynamicznych utworzonego modelu tranzystora. 5) Analiza scalonego wzmacniacza różnicowego za pomocą programu SPICE2; parametry statyczne; parametry dynamiczne. 6) Analiza układu przerzutnika Schmitta; charakterystyka statyczna – analiza odcinkowo-liniowa; charakterystyka statyczna – analiza z wykorzystaniem SPICE2 analiza własności dynamicznych przerzutnika. 7) Prosty makromodel wzmacniacza operacyjnego. 8) Projekt filtru aktywnego. 9) Weryfikacja projektu filtru za pomocą programu SPICE2 - wykorzystanie makromodelu wzmacniacza operacyjnego. o rozwiązywanie zadań

ECTS: 3

Suma godzin: 75h (kontaktowo 45 / praca własna 30h)

Wykład 15h

Laboratorium 30h

Praca własna studenta: przygotowanie do zajęć

Literatura:

- [1] P. Antognetti, G. Massobrio: Semiconductor Device Modeling with SPICE, McGraw-Hill Book Company, 1988.
- [2] M. Białko: Analiza układów elektronicznych wspomaganą komputerem, WNT, 1989.
- [3] D.A. Calahan: Projektowanie układów elektronicznych za pomocą maszyny cyfrowej, WNT, 1978.
- [4] L.O. Chua, Pen-Min Lin: Komputerowa analiza układów elektronicznych. Algorytmy i metody obliczeniowe, WNT, 1981.
- [5] A. Dobrowolski: Pod maską SPICE'a, Wydawnictwo BTC, Warszawa, 2004.
- [6] J. Izydorczyk: PSpice. Komputerowa symulacja układów elektronicznych, Helion, 1993.
(<http://www.iele.polsl.pl/~izi/Spice/>)
- [7] L.W. Nagel: SPICE2. A Computer Program to Simulate Semiconductor Circuits, Memorandum No UCB/ERL M520, University of California, Berkeley, 9 May, 1975.
- [8] J. Ogrodzki: Komputerowa analiza układów elektronicznych, PWN, 1994.
- [9] J. Porębski, P. Korohoda: SPICE2. Program analizy nieliniowej układów elektronicznych, WNT, 1992.
- [10] M. Tadeusiewicz, S. Hałas, Komputerowe metody analizy układów elektronicznych, WNT, 2008.
- [11] P.W. Tuinenga: SPICE. A Guide to Circuit Simulation & Analysis Using PSpice, Prentice-Hall, Inc., 1988.
- [12] N. Weste, D. Harris, CMOS VLSI Design: A Circuits and Systems Perspective, 4th Edition, Addison-Wesley, New-York, 2010.

Efekty uczenia się:

Zna zasadę działania programu SPICE.; K1_W14
Zna modele podstawowych przyrządów półprzewodnikowych zaimplementowane w SPICE.; K1_W13
Potrafi posłużyć się programem SPICE.; K1_U10, K1_U12
Potrafi posłużyć się dedykowanym oprogramowaniem do projektowania filtrów analogowych.; K1_U16, K1_U25
Potrafi skonstruować prosty makromodel IC. K1_U12
Potrafi docenić doniosłość teorii filtrów. K1_K01

Metody i kryteria oceniania:

Zaliczenie całego przedmiotu wymaga zaliczenia ćwiczeń laboratoryjnych, i zdalnego wykładu.

Szczegółowy regulamin zaliczania ćwiczeń laboratoryjnych ustala w każdym roku akademickim prowadzący ćwiczenia laboratoryjne.

Uczestnik kursu będącego zdalnym wykładem zobowiązany jest do zaliczenia każdego elementu wykładu wyznaczonym terminie. W przypadku niezaliczenia wykładu w ustalonym czasie - mniej niż 50% punktów możliwych do zdobycia - student zalicza wykład w formie ustnej odpowiadając na pytania prowadzącego na terenie Wydziału AEil w miejscu i czasie wskazanym przez prowadzącego.

Obowiązujący zakres materiału określa prowadzący na Platformie Zdalnej Edukacji.

organizacja zajęć oraz zasady udziału w zajęciach, ze wskazaniem czy obecność studenta na zajęciach jest obowiązkowa,

Obecność na wszystkich zajęciach laboratoryjnych jest obowiązkowa.

Obowiązkiem uczestnika zdalnego wykładu jest aktywność w czasie całego semestru manifestująca się systematycznym zaliczaniem poszczególnych zadań i quizów na Platformie Zdalnej Edukacji Politechniki Śląskiej w wyznaczonych terminach.

a. Nieaktywność w zdalnym kursie powyżej 30 dni kalendarzowych skutkuje usunięciem z kursu.

b. Quizy można zaliczać jedynie w wyznaczonych terminach.

c. Nie ma możliwości zaliczania quizów poza wyznaczonymi terminami, po zakończeniu zajęć, eksternistycznie etc, etc etc.

d. Zadania są oceniane przez prowadzącego dopiero po przekazaniu ich rozwiązania do oceny poprzez Platformę.

e. Nie ma możliwości przesyłania zadań do prowadzącego bez pośrednictwa Platformy.

f. Wszelkie działania na Platformie nie zakończone przekazaniem zadania do oceny są przez prowadzącego ignorowane.

g. Przekroczenie terminu wyznaczonego na oddanie zadania o mniej niż 24h skutkuje tym, że zadanie nie może być ocenione na więcej niż 50% maksymalnej oceny.

h. Przekroczenie terminu wyznaczonego na oddanie zadania o więcej niż 24h skutkuje tym, że zadanie nie może być ocenione na więcej niż 30% maksymalnej oceny.

i. Nie dostarczenie zadania do oceny po upływie ostatecznego terminu oddania skutkuje oceną 0 punktów.

j. Obowiązkiem uczestnika jest zebranie 50% wszystkich punktów z zadań i quizów składających się na wykład. Tylko osoby, które spełniają ten warunek uzyskują zaliczenie wykładu.

Ocena końcowa z przedmiotu jest średnią arytmetyczną z ocen częściowych uzyskanych w wyniku zaliczenia wykładu i ćwiczeń laboratoryjnych. Wpływ poprawek na oceny częściowe ustalają każdorazowo prowadzący zajęcia.

Sylabus obowiązuje od roku akademickiego 2025/26 a jego zawartość może podlegać zmianom w trakcie trwania semestru

Punkty przedmiotu w cyklach:

Elektronika i Telekomunikacja, stacjonarne I stopnia inżynierskie 7 sem. (EiTau-SI7)			
Typ punktów	Liczba	Cykl pocz.	Cykl kon.
Europejski System Transferu Punktów (ECTS)	3	2020/2021-L	