

KARTA PRZEDMIOTU

Nazwa przedmiotu: **Projektowanie urządzeń cyfrowych I (EiTau>SI3-PPUC-19)**

Nazwa w języku polskim:

Nazwa w jęz. angielskim: **Digital Circuit Design I**

Dane dotyczące przedmiotu:

Jednostka oferująca przedmiot: Wydział Automatyki, Elektroniki i Informatyki

Przedmiot dla jednostki: Politechnika Śląska

Domyślny typ protokołu dla przedmiotu:

ZAL

Język wykładowy:

polski

Strona WWW:

<https://platforma2.polsl.pl/rau3/course/view.php?id=460>

Skrócony opis:

Celem przedmiotu jest zapoznanie studentów ze współczesnymi metodami projektowania i budową wewnętrzną układów cyfrowych, ze szczególnym uwzględnieniem zagadnień technologicznych takich jak: struktury na poziomie tranzystorowym, parametry i charakterystyki układów logicznych, serie układów logicznych, standardy logiczne.

Forma zajęć: kontaktowe.

Wymagania wstępne:

- znajomość podstaw elektroniki,
- znajomość podstaw techniki cyfrowej cyfrowej: algebra Boole'a, bramki logiczne, przerzutniki, synteza funkcji kombinacyjnych, metoda siatek Karnaugh, synteza prostych automatów synchronicznych.

Opis:

ECTS: 3,

Suma godzin: 90h (kontaktowe 47h / praca własna 43h).

- Wykłady: 30h;
- Ćwiczenia: 15h;
- Inne (kolokwium): 2h.
- Praca własna studenta: przygotowanie do zajęć, przygotowanie do kolokwium

Treści programowe:

Wykłady:

I. Wprowadzenie - współczesne techniki projektowania i wykonywania układów cyfrowych

1. Podział ogólny: Catalog Logic, Full Custom, ASIC
2. Klasyfikacja układów ASIC: Standard Cell, Gate Array, PLD
3. Proces projektowania: automatyczna synteza logiczna i fizyczna, kompilatory krzemowe, języki opisu sprzętu

II. Fizyczne sposoby implementacji podstawowych funkcji logicznych

1. Logika diodowa – wired AND, wired OR
2. Technologia TTL
3. Technologia ECL
4. Układy stykowe
5. Idea układów CMOS, podstawowe struktury bramek, funkcje budowane bezpośrednio na stykach, bramka transmisyjna, przerzutnik D
6. Serie układów CMOS: seria 4000, HC, serie niskonapięciowe.

III. Podstawowe parametry i charakterystyki układów CMOS:

1. Charakterystyka wejściowa
2. Charakterystyka przejściowa
3. Definicje marginesów zakłóceń
4. Charakterystyki prądu zasilania
5. Moc pobierana przez układ CMOS
6. Charakterystyki wyjściowe
7. Obciążalność statyczna i dynamiczna
8. Parametry czasowe układów CMOS, wpływ pojemności obciążenia na parametry czasowe

IV. Idea wyjścia z otwartym drenem i wyjścia trójstanowego.

V. Konwersja standardów logicznych.

VI. Problemy transmisji sygnałów cyfrowych na płytkach drukowanych:

VII. Inne standardy logiczne, w tym różnicowe i z napięciem referencyjnym.

VIII. Wprowadzanie i wyprowadzanie informacji do/z systemu cyfrowego

1. Wejścia wolnozmiennne – bramka Schmitta;
2. Wejścia niesynchronizowane – metastabilność;
3. Wejścia stykowe: problem eliminacji drgań styków;
4. Klawiatury matrycowe;
5. Sterowanie diodą LED z układu cyfrowego;
6. Wyświetlacze LED segmentowe, wygaszanie nieznaczających zer;
7. Dynamiczne wyświetlanie informacji, wyświetlacze matrycowe, metoda selekcji wierszy, metoda selekcji kolumn
8. Wyświetlacze LCD
9. Wyjścia przekaźnikowe, tyrystorowe, triakowe
10. Izolacja galwaniczna: transformatorowa, optoizolacja

IX. Generacja zależności czasowych

1. Układy resetu po załączeniu zasilania

- 2. Generacja opóźnień i impulsu.
- 3. Generatory.
- 4. Dystrybucja sygnałów zegarowych w układach VLSI. Zjawisko Skew
- 5. Układy zarządzania sygnałem zegarowym.

Ćwiczenia:

Ćwiczenia tablicowe stanowią uzupełnienie, rozszerzenie i utrwalenie treści przedstawianych na wykładzie. Tematyka ćwiczeń obejmuje następujące zagadnienia:

- 1. Charakterystyki i parametry statyczne układów cyfrowych ze szczególnym uwzględnieniem układów CMOS,
- 2. Charakterystyki i parametry dynamiczne układów cyfrowych ze szczególnym uwzględnieniem układów CMOS,
- 4. Analiza danych katalogowych i wyliczanie na ich podstawie parametrów układu cyfrowego,
- 4. Projektowanie i analiza prostych układów cyfrowych. głównie układów wejścia/wyjścia. a także układów z uzależnieniami czasowymi.

Literatura:

- 1. WakerlyJ.F.: Digital Design: Principles and Practices, Pearson Education, 2018.
- 2. Polok D.: Projektowanie układów cyfrowych. Podręcznik do ćwiczeń tablicowych, Wydawnictwo Politechniki Śląskiej, Gliwice, 2024.
- 3. Pieńkos J., Turczyński J.: Układy scalone TTL w systemach cyfrowych, WKiŁ, Warszawa, 1986.
- 4. Mołski M.: Modułowe i mikroprogramowalne układy cyfrowe, WKiŁ, Warszawa, 1986.
- 5. Gołda A., Kos A.: Projektowanie układów scalonych CMOS, WKiŁ, Warszawa, 2010.
- 6. Materiały udostępnione na platformie zdalnej edukacji.

Efekty uczenia się:

Wiedza: zna i rozumie:

- budowę wewnętrzną i zasady działania podstawowych elementów układu cyfrowego (kolokwium zaliczeniowe) K1A_W13;
- właściwości elektryczne podstawowych elementów układu cyfrowego (kolokwium zaliczeniowe) K1A_W01, K1A_W13;
- metodykę projektowania układów cyfrowych wykonywanych w różnych technologiach (kolokwium zaliczeniowe) K1A_W01, K1A_W18;

Umiejętności: potrafi:

- interpretować dane katalogowe i na ich podstawie obliczać wybrane parametry układu cyfrowego (kolokwium zaliczeniowe) K1A_U01, K1A_U02;
- zaprojektować proste układy wejścia/wyjścia dla układu cyfrowego oraz proste układy z uzależnieniami czasowymi (kolokwium zaliczeniowe) K1A_U01, K1A_U02, K1A_U15;

Metody i kryteria oceniania:

Zaliczenie na podstawie kartkówek przeprowadzonych w czasie semestru. W przypadku braku zaliczenia na podstawie kartkówek możliwość zdobycia zaliczenia na dwóch kolokwiach poprawkowych.

Kolokwium obejmuje od 5 do 10 pytań. Pytania mogą mieć formę pytań teoretycznych, względnie krótkich zadań do rozwiązania.

Ocena końcowa będzie wystawiona na podstawie ocen uzyskanych za kartkówki i ewentualnie ze wszystkich terminów kolokwium poprawkowego, w których student brał udział. Do uzyskania zaliczenia przedmiotu wystarczające jest uzyskanie odpowiedniej oceny z kartkówek, względnie zaliczenie jednego terminu kolokwium.

Sylabus obowiązuje od zimowego semestru roku akademickiego 2025/2026, a jego zawartość nie podlega zmianom w trakcie trwania semestru.

Punkty przedmiotu w cyklach:

Elektronika i Telekomunikacja, stacjonarne I stopnia inżynierskie 7 sem. (EiTau-SI7)			
Typ punktów	Liczba	Cykl pocz.	Cykl kon.
Europejski System Transferu Punktów (ECTS)	3	2020/2021-Z	