

KARTA PRZEDMIOTU

Nazwa przedmiotu: Podstawy techniki cyfrowej (EiTau>SI2-PTC-19)

Nazwa w języku polskim:

Nazwa w jęz. angielskim: Fundamentals of Digital Electronics

Dane dotyczące przedmiotu:

Jednostka oferująca przedmiot: Wydział Automatyki, Elektroniki i Informatyki

Przedmiot dla jednostki: Politechnika Śląska

Domyślny typ protokołu dla przedmiotu:

ZAL

Język wykładowy:

polski

Strona WWW:

<https://platforma2.polsl.pl/rau3/course/view.php?id=75>

Skrócony opis:

Celem przedmiotu jest przedstawienie podstawowych pojęć oraz metod syntezy i analizy kombinacyjnych i sekwencyjnych układów cyfrowych oraz wyrobienie umiejętności prawidłowego posługiwania się tymi pojęciami i metodami oraz rozwiązywania odpowiednich zadań i problemów. W szczególności przedmiot ma zaznajomić studentów z zasadami działania podstawowych elementów logicznych, metodami zapisu funkcji realizowanych przez kombinacyjne i sekwencyjne układy cyfrowe, a także sposobami projektowania i analizy tego typu układów.

Zajęcia kontaktowe.

Opis:

Treści programowe

Wykład

- Sygnały cyfrowe; automat skończony; układ logiczny. Pojęcia funkcji logicznej i formuły boolowskiej.
- Sposoby zapisu funkcji: tablica prawdy, siatka Karnaugh, formuła boolowska; postać kanoniczna funkcji.
- Wybrane metody minimalizacji formuł boolowskich.
- Podstawowe funkcje logiczne. Systemy funkcjonalnie pełne. Symbole i schematy logiczne.
- Synteza układów kombinacyjnych AND-OR oraz OR-AND. Synteza układów TANT/TONT przy użyciu bramek NAND/NOR. Analiza układu kombinacyjnego - przekształcanie schematu logicznego, składanie siatek Karnaugh.
- Minimalizacja formuł boolowskich funkcji wielowyjściowych. Synteza układów kombinacyjnych XOR-AND oraz IOR-OR.
- Podstawy projektowania układów iteracyjnych.
- Zjawiska dynamiczne w układach kombinacyjnych Proces przejściowy i niebezpieczeństwo wystąpienia błędu w tym procesie. Hazard statyczny i dynamiczny. Hazard strukturalny i funkcyjny. Wykrywanie, unikanie oraz eliminacja hazardów; metoda Eichelbergera.
- Pojęcie automatu sekwencyjnego oraz sekwencyjnego układu logicznego, automaty Moore'a i Mealy'ego. Sposoby opisu automatu za pomocą piątki, tablicy przejść - wyjść oraz grafu pracy. Automaty i układy logiczne asynchroniczne i synchroniczne.
- Stany stabilne i niestabilne, nienormalna oraz normalna tablica przejść automatu sekwencyjnego.
- Synteza asynchronicznych oraz synchronicznych układów sekwencyjnych, pojęcia pierwotnej tablicy przejść/wyjść oraz minimalnych tablic przejść wyjść automatu Moore'a i Mealy'ego. Minimalizacja tablic przejść za pomocą grafu zgodności oraz tablicy trójkątnej (metoda Unger-Paula).
- Kodowanie tablic przejść. Unikanie wyścigów krytycznych w automatach asynchronicznych przy użyciu metod krawędzi i/lub przekątnych hipersześcianu oraz metody Tracey'ego.
- Struktury bloku pamięci układów sekwencyjnych. Przerzutniki asynchroniczne sr, d, t, jk oraz przerzutniki synchroniczne SR, D, T, JK. Właściwości logiczne i dynamiczne przerzutników. Synteza funkcji wzbudzeń przerzutników. Budowa wewnętrzna wybranych przerzutników asynchronicznych i synchronicznych.
- Synteza liczników równoległych: autonomicznych i programowalnych. Korekcja grafu pracy liczników. Synteza układów generujących przebiegi okresowe.
- Rejestry liczące: rejestr przesuwający; rejestr pierścieniowy z krążącą jedynką lub zerem; rejestr z kodem Johnsa; rejestry liniowe. Korekcja grafu pracy rejestrów liczących.
- Podstawy syntezy liczników binarnych - szeregowych i równoległych.
- Mechanizmy synchronizacji pracy przerzutników synchronicznych: wyzwalanie poziomem lub zboczem sygnału zegarowego, synchronizacja dwustopniowa (dwufazowa, typu Master-Slave).
- Wybrane zjawiska dynamiczne w synchronicznych układach sekwencyjnych.

Ćwiczenia tablicowe stanowią uzupełnienie wykładów i obejmują zagadnienia przedstawione poniżej.

Kombinacyjne układy logiczne

- Algebra Boole'a: udowadnianie twierdzeń oraz tożsamości, upraszczanie wyrażeń logicznych, zapis formuł boolowskich w oparciu o schematy stykowe.
- Zapis funkcji: tablica prawdy, siatka Karnaugh, formuły boolowskie (postać kanoniczna i normalna);
- Etapy minimalizacji funkcji: sklejanie w implikanty proste lub w implikanty proste,
- odrzucanie nadmiarowych implikantów lub implikantów;
- Rysowanie schematów logicznych (analiza i synteza, schematy serwisowe i montażowe).
- Faktoryzacja i jej prawa, realizacja funkcji w oparciu o różne funkcjonalnie pełne zbiory bramek.
- Projektowanie układów iteracyjnych.
- Podstawy projektowania układów bezhazardowych (rozpoznanie i eliminacja statycznego hazardu strukturalnego).

Synchroniczne i asynchroniczne układy sekwencyjne

- Przechodzenie z grafu i wykresu czasowego do (pierwotnej) tablicy przejść wyjść, minimalizacja tablicy przejść-wyjść (metoda dwukrokowa, tablica trójkątna), minimalne tablice przejść-wyjść automatów Moore'a i Mealy'ego.
- Rysowanie grafu automatu Moore'a i Mealy'ego, minimalna tablica Moore'a i Mealy'ego, synteza funkcji wzbudzeń i funkcji wyjściowych.
- Kodowanie stanów wewnętrznych synchronicznych automatów sekwencyjnych. • Rysowanie schematu logicznego synchronicznego układu sekwencyjnego, przechodzenie z automatu Moore'a w automat Mealy'ego i odwrotnie, autonomiczny synchroniczny układ sekwencyjny.
- Synteza liczników autonomicznych i programowalnych na bazie przerzutników D, T, SR oraz JK; synteza typowych rejestrów liczących (z krążącą 1, z krążącym 0, licznik Johnsona), samokorekcyjne liczniki i rejestry liczące.
- Synteza szczególnych typów układów synchronicznych: detektory sekwencji bitowych, generatory sekwencji bitowych (specyficzny licznik, rejestr liczący, licznik + dekodery).
- Proste układy realizujące zależności czasowe oraz sekwencje sterujące, analiza synchronicznych układów sekwencyjnych (odtworzenie grafu pracy układu w oparciu o jego strukturę).
- Wyścigi krytyczne, kodowanie stanów automatu asynchronicznego: metoda krawędzi i/lub przekątnych hipersześcianu oraz metoda Tracy'ego.
- Projektowanie schematu logicznego asynchronicznego układu sekwencyjnego z blokiem pamięci w postaci pętli, przerzutników sr, t oraz jk.

Liczba godzin zajęć z bezpośrednim udziałem nauczycieli akademickich lub innych osób prowadzących zajęcia oraz studentów

Wykład: 30h

Ćwiczenia tablicowe: 30h

Zaliczenie wykładu i ćwiczeń tablicowych w formie kolokwium 2h

Liczba godzin przeznaczonych na pracę własną studenta

Zapoznanie się z literaturą: 30h

Przygotowanie się do kolokwium: 30h

Całkowita liczba godzin: 122

Liczba punktów ECTS: 4

w tym

Liczba punktów ECTS uzyskanych w ramach zajęć prowadzonych z bezpośrednim udziałem nauczycieli akademickich lub innych osób prowadzących zajęcia i studentów: 2

Literatura:

Podstawowe materiały dydaktyczne

- T. Garbolino, A. Hławiczka, J. Kulisz, T. Rudnicki, D. Stachańczyk: „Podstawy techniki cyfrowej. Przykłady zadań egzaminacyjnych”. Wydawnictwo Politechniki Śląskiej, Gliwice, 2012, 334 s. Skrypt nr 2505.
<https://delibra-1bg-1polsl-1pl-1n1joo8f7017a.han.polsl.pl/publication/78240>

Uzupełniające materiały dydaktyczne

- T. Garbolino, K. Gucwa, A. Hławiczka, D. Kania, J. Kardaszewicz, J. Kulisz, A. Morawiec: „Laboratorium podstaw techniki cyfrowej”. Praca zbiorowa. Pod red. A. Hławiczki. Wydawnictwo Politechniki Śląskiej, Gliwice, 2010, 268 s. Skrypt nr 2458.
<https://delibra-1bg-1polsl-1pl-1n1joo8f7017a.han.polsl.pl/publication/77732>
- H. Kamionka-Mikuła, H. Małysiak, B. Pochopień: „Teoria układów cyfrowych. T. 1, Układy kombinacyjne”, Wydawnictwo Politechniki Śląskiej, Gliwice, 2013, 253 s.
<https://delibra-1bg-1polsl-1pl-1n1joo8f7017a.han.polsl.pl/publication/80626>
- H. Kamionka-Mikuła, H. Małysiak, B. Pochopień: „Teoria układów cyfrowych. T. 2, Układy sekwencyjne”, Wydawnictwo Politechniki Śląskiej, Gliwice, 2013, 356 s.
<https://delibra-1bg-1polsl-1pl-1n1joo8f7017a.han.polsl.pl/publication/80717>
- D. Kania Układy Logiki Programowalnej, PWN 2012
- Morris M. Mano, Charles R. Kime, Podstawy projektowania układów logicznych i komputerów, WNT, 2007
- W. Traczyk: „Układy cyfrowe: podstawy teoretyczne i metody syntezy”, Wydawnictwa Naukowo Techniczne, 1986, 283 s.
- H. Kamionka-Mikuła, H. Małysiak, B. Pochopień: „Praktyczna teoria układów cyfrowych.”, Wyd. 2, Wydawnictwo Politechniki Śląskiej, Gliwice, 2014, 172 s.
<https://delibra-1bg-1polsl-1pl-1n1joo8f7017a.han.polsl.pl/publication/80026>
- A. Skorupski: „Podstawy techniki cyfrowej”, wyd. 2, Wydawnictwa Komunikacji i Łączności, Warszawa, 2004, 153 s.

Efekty uczenia się:

1. Zna i rozumie zagadnienia z zakresu zasad działania podstawowych kombinacyjnych elementów cyfrowych oraz podstawowych kombinacyjnych układów cyfrowych (kolokwium) K1A_W13, K1A_W14
2. Zna i rozumie zagadnienia z zakresu zasad działania podstawowych sekwencyjnych elementów cyfrowych oraz podstawowych sekwencyjnych układów cyfrowych (kolokwium) K1A_W13, K1A_W14
3. Potrafi wykorzystać poznane modele matematyczne oraz metody analizy i syntezy układów kombinacyjnych w procesie projektowania i weryfikacji prostych układów cyfrowych (kolokwium) K1A_U07; K1A_U16,
4. Potrafi wykorzystać poznane modele matematyczne oraz metody analizy i syntezy układów sekwencyjnych w procesie projektowania i weryfikacji prostych układów cyfrowych (kolokwium) K1A_U07; K1A_U16

Metody i kryteria oceniania:

Podstawą do zaliczenia przedmiotu jest zaliczenie dwuczęściowego kolokwium zaliczeniowego. Część kolokwium oznaczona symbolem UK dotyczy zagadnień związanych z układami kombinacyjnymi podczas gdy część kolokwium oznaczona symbolem US poświęcona jest układom sekwencyjnym. Ocena końcowa z przedmiotu jest wypadkową ocen z wszystkich kolokwium (tj. zaliczeniowego oraz poprawkowych), do których student(-ka) przystąpił(-a).

Sylabus obowiązuje od roku akademickiego 2020/2021, a jego zawartość nie podlega zmianom w trakcie trwania semestru.

Punkty przedmiotu w cyklach:

Elektronika i Telekomunikacja, stacjonarne I stopnia inżynierskie 7 sem. (EiTAu-SI7)			
Typ punktów	Liczba	Cykl pocz.	Cykl kon.
Europejski System Transferu Punktów (ECTS)	4	2020/2021-L	