

ZAGADNIENIA NA EGZAMIN MAGISTERSKI DLA KIERUNKU MIKROINFORMATYKA SYSTEMÓW CYFROWYCH

I. PRZEDMIOTY WSPÓLNE

Kategoria: Matematyka systemów cyfrowych

1. Dodawanie i odejmowanie liczb w zapisie dopełnieniowym
2. Dodawanie i odejmowanie liczb w zapisie BCD i EX-3
3. Mnożenie i dzielenie liczb dwójkowych w zapisie modułowym i dopełnieniowym
4. Operacje arytmetyczne na liczbach w zapisie zmiennoprzecinkowym

Kategoria: Cyfrowe przetwarzanie sygnałów

1. Próbkowanie i rekonstrukcja sygnałów: aliasing i efekty kwantyzacji. Dyskretna transformata Fouriera i jej właściwości
2. Projektowanie filtrów cyfrowych i filtracja. Filtracja optymalna. Filtracja adaptacyjna
3. Gęstość widmowa mocy i jej estymacja

Kategoria: Projektowanie układów cyfrowych

1. Charakterystyki i parametry układów cyfrowych: charakterystyki wejściowe, wyjściowe, przejściowe i prądu zasilania; napięcie przełączania, marginesy zakłóceń, obciążalność statyczna i dynamiczna, pobór mocy, czasy narastania/opadania, czasy propagacji, minimalna szybkość zmian sygnału wejściowego, minimalna szerokość impulsu, czasy setup i hold
2. Podstawowe cyfrowe moduły funkcjonalne: multipleksery, demultipleksery, kodery, dekodery, transkodery, rejestry, liczniki, sumatory, komparatory, pamięci, automaty Moore'a i Mealy'ego

Kategoria: Języki opisu sprzętu

1. Pętle proceduralne, przypisania proceduralne, implikowane przerzutniki 'latch'
2. Sposoby modelowania podstawowych bloków funkcjonalnych, dekompozycja i podział projektu, przetwarzanie potokowe, hierarchia projektu, poziomy abstrakcji
3. Moduł a instancja, zasady łączenia instancji

Kategoria: Programowanie obiektowe

1. Języki wspierające programowanie o.o
2. Klasy: budowa i funkcje specjalne. Tworzenie obiektów klasy. Interakcje pomiędzy obiektami klas
3. Przeładowanie operatorów. Zręczne wskaźniki
4. Funkcje wirtualne i polimorfizm. Wzorce projektowe
5. Biblioteka standardowa języka C++

Kategoria: Design for testability

1. Defects, faults and errors in digital circuits
2. Basic methods of determining test sequences for digital circuits
3. Built-in self-test of digital circuits
4. Scan-path and boundary scan-path

Kategoria: System-on-chip

1. Definicja języka. Kiedy język jest bezkontekstowy. Konstrukcja analizatora składni: reguła produkcji, notacja BNF, diagram syntaktyczny
2. Grafowa reprezentacja wyrażeń, optymalizacja, dostosowanie do sprzętowego odwzorowania
3. Koncepcja wymiany informacji za pomocą magistrali AXI4 Lite. Co to jest funkcjonalny model magistralowy (BFM)
4. Harmonogram operacji, ASAP, ALAP. Co oznacza mobilność operacji
5. Tworzenie harmonogramu operacji z wykorzystaniem programowania całkowitoliczbowego, metoda FDS (Force Directed Scheduling), metoda listowa

Kategoria: Projektowanie i weryfikacja układów cyfrowych

1. Metodyka projektowania układu dedykowanego
2. Realizacja zerowania ('resetu') systemu cyfrowego. Sieci zegarowe, metastabilność, zjawisko SKEW
3. Symulacja/weryfikacja funkcjonalna – przykłady, cele, metody

II. PRZEDMIOTY SPECJALNOŚCIOWE

PROJEKTOWANIE SYSTEMÓW CYFROWYCH

Kategoria: Podstawy sprzętowego przetwarzania obrazu i dźwięku

1. Cele i metody synchronizacji wątków w programach wielowątkowych
2. Komunikacja blokująca i nieblokująca w MPI
3. Kodowanie i kompresja sygnałów dźwiękowych

Kategoria: Wprowadzenie do projektowania mikroprocesorów

1. Problemy projektowania mikroprocesora dedykowanego, powiązanie lista instrukcji-architektura; omówienie wpływu kodowania rozkazów, trybów adresowania, listy instrukcji i innych na architekturę mikroprocesora
2. Architektury mikroprocesorów, RISC vs. CISC, struktura magistralowa mikroprocesora

Kategoria: Wprowadzenie do weryfikacji funkcjonalnej

1. Pojęcie 'testbench', elementy i składniki, schemat w podziale na warstwy
2. Asercje, 'constrained random verification', pojęcia 'stimulus', 'checks', 'coverage', 'scoreboard', 'predictor'
3. Model warstwowy asercji
4. Testowanie typu black box oraz white box

Kategoria: Metody komunikacji w systemach cyfrowych

1. Modelowanie funkcjonalne, model transakcyjny
2. Magistrala AXI4 pełna, lite, stream koncepcja wymiany danych
3. Sposoby obsługi sytuacji wyjątkowych
4. Magistrale szeregowo metody sygnalizacji, sposób odbioru. Zagadnienie utrzymania synchronizacji
5. Magistrala ETHERNET, interfejs niezależny od medium, transmisja, przekazywanie informacji w różnych domenach zegarowych
6. Magistrale I2C, SPI, 1-Wire, JTAG – zastosowania, metody transmisji danych, sposoby sygnalizacji

Kategoria: Fizyczne podstawy technologii VLSI

1. Tranzystor MIS/MOS w układach scalonych, zasada działania, możliwe konfiguracje, zasady projektowania
2. Procesy technologiczne prowadzące do wytworzenia struktury układu VLSI
3. Topografie układów VLSI
4. Fizyczne ograniczenia technologii produkcji układów scalonych (rezystancja podłoża, grubość tlenku bramkowego, problem ścieżek i skrzyżowań, ograniczenia procesu litografii)

Kategoria: Komputerowa synteza i odwzorowanie technologiczne

1. Architektura układów FPGA i CPLD
2. Metody odwzorowania technologicznego w układach FPGA
3. Dekompozycja funkcji
4. BDD w procesie syntezy

Kategoria: Zaawansowane zagadnienie projektowania układów ASIC

1. Zarządzanie zasilaniem i sygnałem zegarowym w układach scalonych (Clock and power management)
2. Zmiana domeny sygnału zegarowego (CDC). Techniki synchronizacji bloków cyfrowych pracujących z różnymi sygnałami zegarowymi
3. Estymacja, analiza i optymalizacja parametrów PPA układu scalonego . Metody redukcji mocy, powierzchni oraz zwiększania wydajności układów scalonych
4. Analiza wyników syntezy i implementacji układu w krzemie. Podstawowe parametry
5. Zaawansowane metody analizy kodu źródłowego

III. PRZEDMIOTY SPECJALNOŚCIOWE

WERYFIKACJA SYSTEMÓW CYFROWYCH

Kategoria: Weryfikacja funkcjonalna

1. Pojęcie 'testbench', elementy i składniki, schemat w podziale na warstwy
2. Asercje, 'constrained random verification', pojęcia 'stimulus', 'checks', 'coverage', 'scoreboard', 'predictor'
3. Model warstwowy asercji
4. Testowanie typu black box oraz white box

Kategoria: Sprzętowa implementacja algorytmów

1. Cele i metody synchronizacji wątków w programach wielowątkowych
2. Komunikacja blokująca i nieblokująca w MPI
3. Kodowanie i kompresja sygnałów dźwiękowych

Kategoria: Interfejsy i magistrale

1. Modelowanie funkcjonalne, model transakcyjny
2. Magistrala AXI4 pełna, lite, stream koncepcja wymiany danych
3. Sposoby obsługi sytuacji wyjątkowych
4. Magistrale szeregowo metody sygnalizacji, sposób odbioru. Zagadnienie utrzymania synchronizacji
5. Magistrala ETHERNET, interfejs niezależny od medium, transmisja, przekazywanie informacji w różnych domenach zegarowych
6. Magistrale I2C, SPI, 1-Wire, JTAG – zastosowania, metody transmisji danych, sposoby sygnalizacji

Kategoria: Weryfikacja metodą emulacji sprzętowej

1. Przygotowanie projektu do emulacji sprzętowej, dodawanie jednostek obserwacyjno- diagnostycznych (ChipSCOPE)
2. Przygotowanie opisu na potrzeby emulacji sprzętowej oraz odwołanie do elementów projektu. Sterowanie sygnałami oraz sieciami sygnału zegarowego
3. Interfejs JTAG w układach FPGA, konfiguracja, odczyt wrotny
4. Integracja systemu OCDS w mikroprocesorze
5. Integracja symulatora HDL z jednostką sprzętową
6. Wykorzystanie interfejsów PLI, VPI, VHPI

Kategoria: Środowisko testowe dla języka Python

1. Interfejs języka PYTHON do języka C. Tworzenie obiektów użytkownika
2. Metody komunikacji pomiędzy procesami w systemie wielozadaniowym
3. Odwzorowanie hierarchii jednostek sprzętowych i obiektów w języku Python
4. Wywołanie zwrotne zintegrowane z procesem symulacji
5. Metody programowania współbieżnego w języku Python

Kategoria: Teoretyczne podstawy syntezy logicznej

1. Architektura układów FPGA i CPLD
2. Metody odwzorowania technologicznego w układach FPGA
3. Dekompozycja funkcji
4. BDD w procesie syntezy

Kategoria: Metodyka UVM

1. Podstawowe dokumenty dotyczące metod weryfikacji VVM, OVM i UVM. Problemy związane z testbenchami implementowanymi w języku SystemVerilog
2. Podstawowe elementy hierarchii i pakietu UVM TB. Różnice między UVM object a UVM component. Makra, testy, obiekty konfiguracyjne, wskaźniki, fazy, ograniczenia
3. Raportowanie i śledzenie w UVM. Rodzaje komunikacji w testbenchach. Powiązanie UVM z modelami transakcyjnymi (TLM)
4. Agent UVM. Funkcja, struktura, konfiguracja
5. Sekwencje UVM. Pozostałe komponenty środowiska UVM
6. Zaawansowane elementy i techniki testowania w środowisku UVM: poziomy sekwencji, synchronizacja sekwencji, techniki reuse, callbacks itp. Model rejestru UVM

Kategoria: Wysokopoziomowe modelowanie i projektowanie systemów

1. Techniki i poziomy abstrakcji modelowania systemów cyfrowych. Dokładność vs. efektywność modelu („bit-accurate” v. „cycle accurate”). Model obliczeniowy (Model of computation)
2. Język SystemC. Cel wprowadzenia narzędzia w procesie projektowania. Zasadnicze elementy składniowe języka i możliwości
3. Elementy modelowania obiektowego sprzętu w SystemC
4. Tworzenie modeli referencyjnych obiektów sprzętowych w środowisku Matlab/Simulink
5. Integracja modelu systemowego z środowiskiem weryfikacyjnym

Kategoria: Komputerowo wspomagane projektowanie układów scalonych

1. Zarządzanie zasilaniem i sygnałem zegarowym w układach scalonych (Clock and power management)
2. Zmiana domeny sygnału zegarowego (CDC). Techniki synchronizacji bloków cyfrowych pracujących z różnymi sygnałami zegarowymi
3. Estymacja, analiza i optymalizacja parametrów PPA układu scalonego . Metody redukcji mocy, powierzchni oraz zwiększania wydajności układów scalonych
4. Analiza wyników syntezy i implementacji układu w krzemie. Podstawowe parametry. Zaawansowane metody analizy kodu źródłowego